



(19)

(11) Publication number:

08083977 A

Generated Document.

## PATENT ABSTRACTS OF JAPAN

(21) Application number: 06243362

(51) Int'l. Cl.: H05K 3/34 H05K 3/34 H05K 3/34

(22) Application date: 12.09.94

(30) Priority:

(43) Date of application publication: 26.03.96

(84) Designated contracting states:

(71) Applicant: TAIYO YUDEN CO LTD

(72) Inventor: IGUCHI KOICHI

(74) Representative:

### (54) CIRCUIT DEVICE AND ITS MANUFACTURE

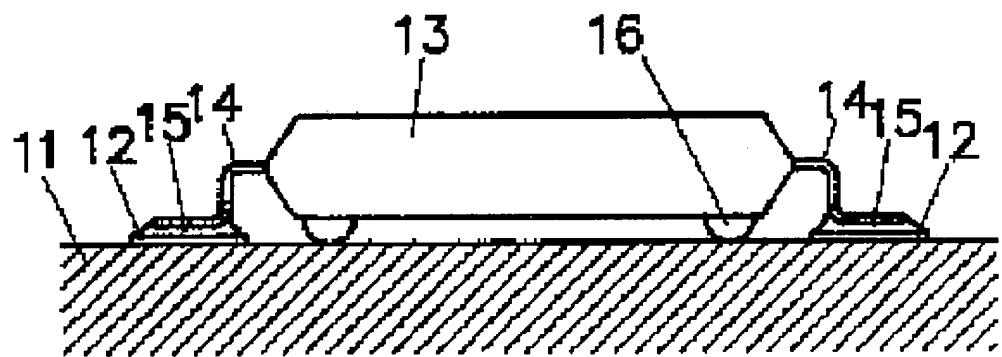
(57) Abstract:

PURPOSE: To obtain a circuit device which prevents solder parts for adjacent land electrodes from coming into contact or from being continued when connecting terminals for a circuit component are soldered to the land electrodes arranged on a circuit board and which prevents the land electrodes from being short-circuited.

CONSTITUTION: In a circuit device, a circuit component 13 is mounted on a circuit board 11, and connecting terminals 14 which are arranged by keeping an interval at the circuit component 13 are soldered to land electrodes 12 arranged on the circuit board 11. Spacers 16 are interposed between the circuit board 11 and the circuit component 13, and the interval between the circuit board 11 and the circuit component 13 is held by the spacers 16. Thereby, a required interval is kept between the connecting terminals 14 and the land

electrodes 12.

COPYRIGHT: (C)1996,JPO



(19) 【発行国】日本国特許庁 (JP)  
 (12) 【公報種別】公開特許公報 (A)  
 (11) 【公開番号】特開平8-83977  
 (43) 【公開日】平成8年(1996)3月26日  
 (54) 【発明の名称】回路装置及びその製造方法  
 (51) 【国際特許分類第6版】

H05K 3/34 509 8718-4E  
 501 Z 8718-4E  
 507 C 8718-4E

【審査請求】未請求

【請求項の数】8

【出願形態】FD

【全頁数】6

(21) 【出願番号】特願平6-243362  
 (22) 【出願日】平成6年(1994)9月12日  
 (71) 【出願人】

【識別番号】000204284

【氏名又は名称】太陽誘電株式会社

【住所又は居所】東京都台東区上野6丁目16番20号

(72) 【発明者】

【氏名】井口 功一

【住所又は居所】東京都台東区上野6丁目16番20号 太陽誘電株式会社内

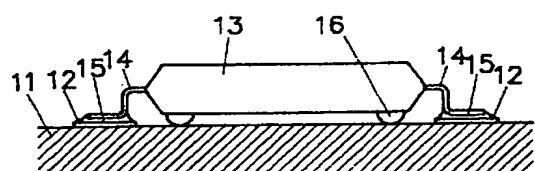
(74) 【代理人】

【弁理士】

【氏名又は名称】北條 和由

(57) 【要約】

【目的】回路部品の接続端子を回路基板上に配列されたランド電極に半田付けしたとき、隣接するランド電極の半田の接触や連なりを防止し、これによりランド電極がショートしてしまうのを防止する。



【構成】回路装置は、回路基板11上に回路部品13を搭載し、この回路部品13に間隔を置いて配列された接続端子14を回路基板11上に配列されたランド電極12に半田付けしたものである。回路基板11と回路部品13との間にスペーサー16を介在させ、このスペーサー16により回路基板11と回路部品13との間隔を保持し、これにより、接続端子14とランド電極12との間に所要の間隔を保つ。

## 【特許請求の範囲】

【請求項1】回路基板(11)上に回路部品(13)を搭載し、この回路部品(13)に間隔を置いて配列された接続端子(14)を回路基板(11)上に配列されたランド電極(12)に半田付けした回路装置において、回路基板(11)と回路部品(13)との間にスペーサー(16)を介在させ、このスペーサー(16)により回路基板(11)と回路部品(13)との間隔を保持してなることを特徴とする回路装置。

【請求項2】前記スペーサー(16)が回路部品(13)の下面に突起状に設けられていることを特徴とする請求項1に記載の回路装置。

【請求項3】前記スペーサー(16)が回路基板(11)の上面の回路部品(13)が搭載される位置に突起状に設けられていることを特徴とする請求項1に記載の回路装置。

【請求項4】前記スペーサー(16)が弾性部材であることを特徴とする請求項1～3項の何れかに記載の回路装置。

【請求項5】回路基板(11)上に回路部品(13)を搭載する工程と、この回路部品(13)に間隔を置いて配列された接続端子(14)を回路基板(11)上に配列されたランド電極(12)に半田付けする工程とを有する回路装置の製造方法において、回路基板(11)上に回路部品(13)を搭載するに当たり、回路基板(11)と回路部品(13)との間にスペーサー(16)を介在させ、このスペーサー(16)により回路基板(11)と回路部品(13)との間隔を保持することを特徴とする回路装置の製造方法。

【請求項6】前記スペーサー(16)を予め回路部品(13)の下面に突起状に設けておくことを特徴とする請求項5に記載の回路装置の製造方法。

【請求項7】前記スペーサー(16)を予め回路基板(11)の上面の回路部品(13)が搭載される位置に突起状に設けておくことを特徴とする請求項5に記載の回路装置の製造方法。

【請求項8】前記スペーサー(16)が弾性部材である

ことを特徴とする請求項5～7項の何れかに記載の回路装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は回路基板上に複数の接続端子を有する回路部品を搭載してなる回路装置とその製造方法に関する。

## 【0002】

【従来の技術】回路装置は、回路パターンを形成した回路基板上に各種の回路部品を搭載し、それらの端子電極やリード端子を回路基板上に配列されたランド電極に半田付けすることにより作られる。回路基板上には、その上に搭載する回路部品の端子電極やリード端子に対応してランド電極を形成しておき、例えばこのランド電極にクリーム半田を印刷し、この上に回路部品の端子電極やリード端子を載せる。その後、回路基板をリフロー炉に導入し、加熱することでクリーム半田をリフローさせ、その後冷却して半田を硬化させることにより、回路部品の端子電極やリード端子をランド電極に半田付けする。

【0003】近年における回路基板の高密度実装化と小形化と共に伴い、回路基板上に搭載される回路部品も高密度化、小形化が進んでいる。また、回路部品を回路基板の片面のみを利用して実装する面実装化が一般化している。このような状況の中で、間隔を置いて複数の接続端子の列を有する面実装形の回路部品、例えばSOP (Small Outline Package)やQFP (Quad Flat Package)等に代表されるパッケージ部品におけるリード端子のピッチも狭小化している。従って、これに対応して回路基板上のランド電極のピッチも狭小化している。

【0004】このため、前記のようにして回路部品を回路基板上に搭載し、半田付けするとき、接続端子をランド電極に半田付けする半田がランド電極からはみ出し、隣接するランド電極の半田が互いに接触し、或は連なつてしまいやすい。このため、回路がショートするという不良が多く発生する。

【0005】図5は、このような面実装形のパッケージ部品を回路基板1の上に搭載した状態を示している。回路基板1上に所定の間隔でランド電極2、2が形成され、回路部品3の側面に所定の間隔で配列された接続端子4が前記ランド電極2、2に半田5で接続されている。

【0006】図6は、このような回路部品3の接続端子4をランド電極2に半田付けする工程を示す。まず図6(a)に示すように、回路基板1上のランド電極2の上にクリーム状の半田5を印刷しておき、その上に回路部品3を搭載し、その接続端子4をランド電極2の上に載せる。その後、回路基板1をリフロー炉に送り、クリーム状の半田5をリフローした後、常温に冷却し、ランド電極2に接続端子4を半田付けする。

【0007】この工程において、接続端子4がランド電極2に載せられたとき、接続端子4がランド電極2上の半田5を押し潰すため、半田5は両側に広がる。その後、半田5がリフローされると、流動性を持った半田5がランド電極2の両側にさらに広がり、隣接するランド電極2の半田が互いに接触したり、或はブリッジ状に互いに連なってしまう。このため、その後半田5が硬化し、端子電極4がランド電極2に半田付けされたとき、隣接ランド電極2が互いに接続され、ショートしてしまう。特に、0.3mm以下という狭いリードピッチの場合は、接続端子4が半田5を押し潰した時点でショートが発生する。

【0008】本発明は、このような従来の回路装置とその製造方法における前記のような課題に鑑み、回路部品の接続端子を回路基板上に配列されたランド電極に半田付けしたとき、隣接するランド電極の半田の接触や連なりを防止し、これによりランド電極がショートしてしまうのを防止することを目的とする。

#### 【0009】

【課題を解決するための手段】前記の目的を達成するため、本発明では、回路基板11とその上に搭載される回路部品13との間にスペーサー16を介在させ、回路部品13を回路基板11に搭載したとき、接続端子14とランド電極12との間隔を保持し、その間のクリーム状の半田15の必要以上の広がりを防止したものである。

【0010】すなわち、本発明による回路装置は、回路

基板11上に回路部品13を搭載し、この回路部品13に間隔をおいて配列された接続端子14を回路基板11上に配列されたランド電極12に半田付けしたものにおいて、回路基板11と回路部品13との間にスペーサー16を介在させ、このスペーサー16により回路基板11と回路部品13との間隔を保持してなることを特徴とする。

【0011】さらに、本発明による回路装置の製造方法は、回路基板11上に回路部品13を搭載する工程と、この回路部品13に間隔をおいて配列された接続端子14を回路基板11上に配列されたランド電極12に半田付けする工程とを有するものにおいて、回路基板11上に回路部品13を搭載するに当り、回路基板11と回路部品13との間にスペーサー16を介在させ、このスペーサー16により回路基板11と回路部品13との間隔を保持することを特徴とする。

【0012】なお、前記スペーサー16は、予め回路部品13の下面に突起状に設けておくか、または回路基板11の上面の回路部品13が搭載される位置に突起状に設けられておくのが一般的である。このようなスペーサー16としては、弾性部材であるのがよい。

#### 【0013】

【作用】本発明による回路装置とその製造方法では、回路基板11と回路部品13との間にスペーサー16を介在させ、このスペーサー16により回路基板11と回路部品13との間隔を保持したので、回路部品13を回路基板11に搭載したとき、接続端子14とランド電極12との間に所要の間隔が保たれ、その間のクリーム状の半田15の必要以上の広がりが防止される。これにより、隣接するランド電極12の半田が接近し、それらが接触したり連なったりしにくくい。

【0014】このスペーサー16は、回路部品13の下面に突起状に設けておくか、または回路基板11の上面の回路部品13が搭載される位置に突起状に設けておくことにより、回路基板11と回路部品13との間にスペーサー16を容易に挿入することができる。さらに、スペーサー16を弾性部材により形成すると、ランド電極12と接続端子14との間隔を融通性をもって保持することができるので、常に良好な間隔が保持できる。

## 【0015】

【実施例】次に、図面を参照しながら、本発明の実施例について具体的且つ詳細に説明する。図1と図2に本発明の実施例による回路装置であって、面実装形のパッケージ部品を回路基板11の上に搭載した部分を示している。回路基板11の上には、回路部品13の接続端子14の配列に合わせて所定の間隔でランド電極2、2が配列されている。他方、回路部品13はその側面に所定の間隔で端子電極14が配列されている。

【0016】この回路基板11上に配列されたランド電極12の上にペースト状の半田15が印刷される。また、回路部品13の下面または回路基板11の回路部品13が搭載される位置に樹脂等を塗布し、スペーサー16を形成する。例えば、図1では、回路部品13の下面に突起状に樹脂等を塗布し、スペーサー16を形成しており、また、図2では回路基板11の回路部品13を搭載する位置に突起状に樹脂等を塗布し、スペーサー16を形成している。前者の場合は、回路部品13の外装体とスペーサー16とを一体に形成してもよく、そうするとスペーサー16を設ける工程が省けるので、回路装置の製造工程が簡略化できる。また、後者の場合、回路基板11上に絶縁樹脂等を印刷するのと同時にスペーサー16を印刷することもでき、そうするとスペーサー16を設ける工程を別に設ける必要がなく、やはり回路装置の製造工程が簡略化できる。

【0017】スペーサー16を形成する材料としては、例えば、熱硬化性のウレタン・エポキシ系の接着材等の弾性材がよい。このようなスペーサー16を形成した後、回路基板11上の所定の位置に回路部品13を搭載し、その接続端子14をランド電極12上に載せる。この状態で回路基板をリフロー炉へ送り、半田15をリフローし、その後常温に冷却して接続端子14をランド電極12に半田付けする。

【0018】図3は、このような回路部品13の接続端子14を回路基板11上のランド電極12に半田付けする工程を示す。まず図3(a)に示すように、回路基板11上のランド電極12の上にクリーム状の半田15を印刷しておき、その上に回路部品13を搭載し、その接続端子14をランド電極12の上に載せる。このとき、スペーサー16により、回路基板11と回路部品13との間隔が適当に保持され、ランド電極12とその上に載せ

れた接続端子14とが必要以上に接近しないため、ランド電極12上の半田15が必要以上に押し潰されて、広がらない。従ってその後、半田15がリフローされても、図3(b)に示すように、隣接するランド電極12の半田15が互いに接触し、或はブリッジ状に互いに連なってしまうはない。

【0019】図4は、いわゆるQFP形のパッケージ部品である電子部品13の平面形状に対するスペーサー16を設ける位置の例を示しており、スペーサー16は電子部品13の底面に配置されている。図4(a)では、電子部品13の4つの角部にスペーサー14が配置され、図4(b)では、4つの角部の外、電子部品13の中央にもスペーサー14が配置されている。図4(c)では、電子部品13の四辺近くの中間部にスペーサー14が配置されており、さらに同図(d)では、電子部品13の2つの角部にスペーサー14が配置されていると共に、それら角部を結ぶ辺と対向する辺の中間部にスペーサー14が配置されている。図4(e)では、電子部品13の対角線上にある一対の角部にスペーサー14が配置されており、同図(f)では、電子部品13の中央部のみにスペーサー14が配置されている。

【0020】電子部品13を安定して保持し、接続端子14の全てにわたってランド電極12と均一に間隔を保持するためには、例えば図4(a)や同図(b)のようにスペーサー16をバランスよく配置するのが望ましい。これに対して、図4(f)では電子部品13を中央部でのみ支持することから、電子部品13が不安定となり、接続端子16の位置によってランド電極12との間隔にばらつきが生じ易いので、必ずしも好ましくはない。また、図4(f)でも電子部品13の対角線上の2つの角部でのみ支持することから、回路部品13がやはり不安定となる。以上のことは、回路基板11側にスペーサー16を設ける場合も同様である。

【0021】次に、本発明のより具体的な実施例について説明する。

(実施例1) ピッチ0.3mmの240pinのリード端子を有するQFP形パッケージ部品の底面に、パッケージモールドと一体に形成された高さ100μmの突起状のスペーサーを予め形成した。なお、このスペーサーは図4(c)で示すように位置に配置されている。このパッケージ部品を、パターン幅140μm、パターン間隔

160  $\mu$ m、厚み100  $\mu$ mの回路パターンを有する回路基板上に10個ずつ搭載し、それらのリード端子を回路基板上のランド電極に半田付けした。なお、半田としては粒径20～40  $\mu$ mの真球半田粉末を含む粘度2000P、T1=0.60 (25°C) のクリーム半田を使用し、これを厚み120  $\mu$ m、開口幅135  $\mu$ mのメタルマスクを用いて0.1mm/sの版離れ速度にて回路基板上のランド電極に印刷した。また、このクリーム半田のリフローは、酸素濃度1000 ppm以下の窒素雰囲気中で行った。

【0022】このようにして10個ずつのパッケージ部品を搭載した回路基板を10枚製作し、パッケージ部品100個についてリード端子の接続状態を顕微鏡により観察し、その良否を検査した。その結果、ランド電極間のショート及びランド電極とリード端子との接触不良は何れも無かった。

【0023】(実施例2) 前記実施例1において、パッケージ部品にスペーサーを設けずに、回路基板のパッケージ部品が搭載される位置に対して図4(a)で示すような位置に粘度5000pのエポキシ樹脂系接着剤を高さ100  $\mu$ mに突起状に設け、それ以外は同実施例1と同様にしてパッケージ部品を回路基板に搭載した。そして、同様にしてパッケージ部品100個についてリード端子の接続状態を顕微鏡により観察し、その良否を検査した。その結果、ランド電極間のショート及びランド電極とリード端子との接触不良は何れも無かった。

【0024】(比較例) 前記実施例1において、パッケージ部品及び回路基板にスペーサーを設けずに、それ以外は同実施例1と同様にしてパッケージ部品を回路基板に搭載した。そして、実施例1と同様にしてパッケージ部品100個についてリード端子の接続状態を顕微鏡により観察し、その良否を検査した。その結果、ランド電極とリード端子との接触不良は無かったが、ランド電極間のショートが7つ見られた。

【0025】なお、以上の実施例では、回路基板に搭載される回路部品として、QFP形パッケージ部品の例を主として説明したが、間隔において配列された複数の接続端子を有する他の面実装形電子部品を回路基板に搭載した回路装置とその製造方法にも同様にして本発明が適用できることは言うまでもない。

## 【0026】

【発明の効果】以上説明した通り、本発明によれば、回路部品の接続端子を回路基板上に配列されたランド電極に半田付けしたとき、隣接するランド電極の半田の接触や連なりが防止され、これによりランド電極がショートしてしまうのを防止することができる。

### 【図面の簡単な説明】

【図1】本発明の実施例である回路装置の要部縦断側面図である。

【図2】本発明の他の実施例である回路装置の要部縦断側面図である。

【図3】本発明の実施例における回路基板上のランド電極に回路部品の接続端子が半田付けされる過程を示す概略要部拡大側面図である。

【図4】本発明の実施例における回路部品の平面形状に対するスペーサーの配置例を示す要部平面図である。

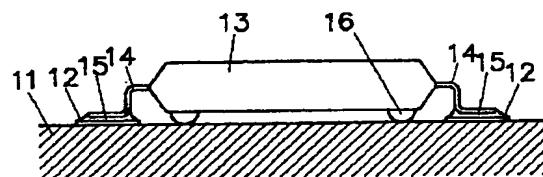
【図5】従来例である回路装置の要部縦断側面図である。

【図6】従来例における回路基板上のランド電極に回路部品の接続端子が半田付けされる過程を示す概略要部拡大側面図である。

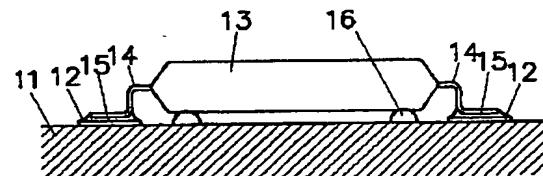
### 【符号の説明】

- 1 1 回路基板
- 1 2 回路基板のランド電極
- 1 3 回路部品
- 1 4 回路部品の接続端子
- 1 5 半田
- 1 6 スペーサー

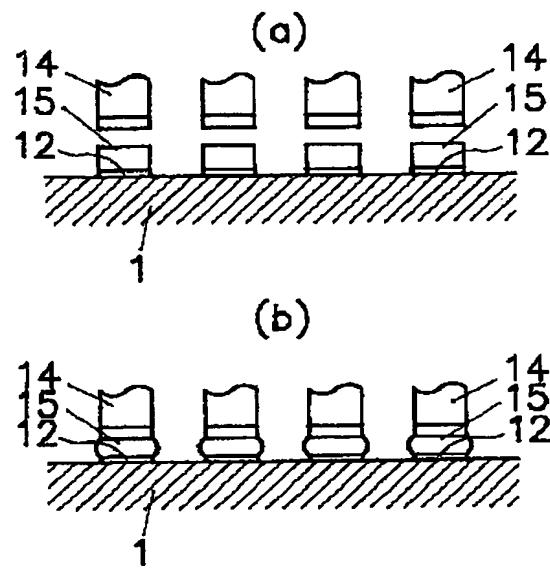
### 【図1】



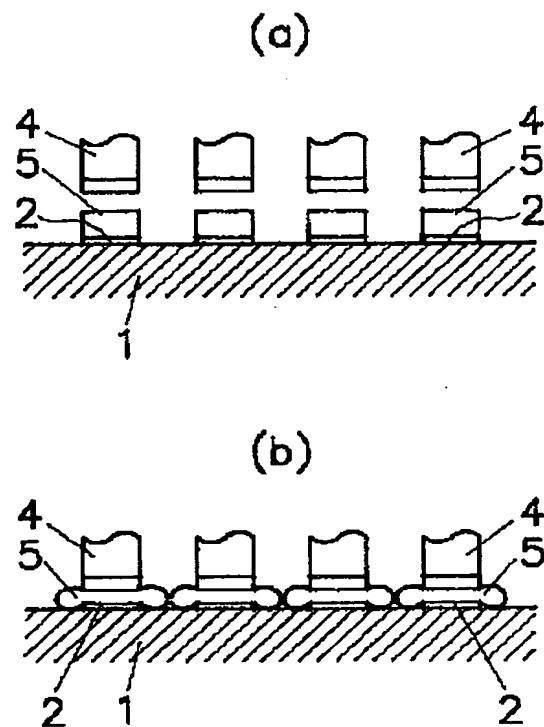
### 【図2】



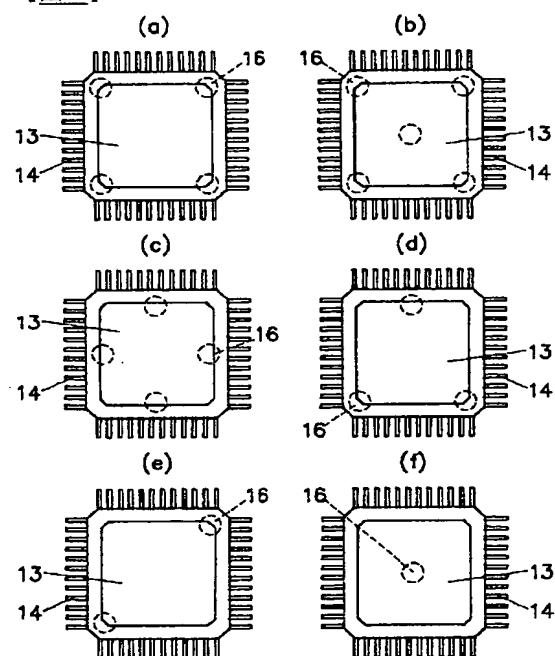
【図3】



【図6】



【図4】



【図5】

